

# Stagiaire FPGA

<b>Poste</b>	Stagiaire FPGA
<b>Sujet</b>	Amélioration d'un arbitre de données de marché
<b>Lieu</b>	Paris (75014)
<b>Manager</b>	@Elena Pugliese
<b>Contrat</b>	convention de stage
<b>Durée</b>	5 à 6 mois
<b>Salaire</b>	1600€ bruts

## A propos de NOVASPARKS

NovaSparks est le leader mondial du traitement de données ultra basse latence à base de FPGA pour l'industrie financière depuis 2008. Nous fournissons, dans le monde entier, nos produits à de grandes banques et à des sociétés spécialisées dans le trading. Les solutions NovaSparks sont utilisées dans des domaines de pointe où la performance et la robustesse priment avant tout. Nous sommes constamment à la recherche de nouveaux talents pour résoudre les multiples challenges techniques soulevés par notre activité en forte croissance.

## Responsabilités

Intégré(e) au sein d'une petite équipe, vous participerez à l'amélioration de la dernière génération du produit NovaSparks de traitement des flux marchés.

Les différents marchés financiers disponibles à travers le monde (NYSE, Nasdaq, Euronext, ...) utilisent principalement le protocole de communication UDP pour diffuser les informations sur l'état du marché. Ce protocole est intrinsèquement peu fiable. Les applications NovaSparks supportent donc la réception de deux flux de données, qui contiennent les mêmes informations. Recevoir deux flux garantit de la redondance : si les données sont perdues sur l'un des deux flux, elles pourront être récupérées sur l'autre.

Le but de ce stage est d'améliorer la robustesse du module qui gère l'envoi du flux de données, tout en assurant la transmission de l'intégralité des paquets dans le bon ordre.

## Description du stage

Encadré(e) par un(e) ingénieur expérimenté(e) et intégré(e) dans notre équipe FPGA, l'objectif du stage est d'augmenter la couverture de test du module d'arbitrage déjà existant et de proposer et implémenter des nouvelles fonctionnalités qui amélioreront sa robustesse ou qui fourniront davantage d'informations sur l'utilisation du module par nos clients.

Durant ce stage, vous prendrez connaissance de toute la chaîne de conception du produit :

- Découverte du module et de ses fonctionnalités
- Spécifications détaillées
- Développement RTL (VHDL) et des outils de validation en C++/Python
- Simulation, synthèse, placement et routage
- Validation et debug sur carte
- Intégration finale avant le déploiement chez nos clients

## A propos de vous

### Qualifications indispensables :

- Très bonne connaissance du RTL (VHDL/Verilog) et des FPGA
- Connaissance de base de linux

### Qualifications appréciées :

- Connaissance en C/C++
- Connaissance de Bash et Python

